

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-359845

(P2002-359845A)

(43) 公開日 平成14年12月13日 (2002. 12. 13)

(51) Int.Cl. ⁷	識別記号	F I	フォーマット* (参考)
H 0 4 N 7/30		C 0 6 T 5/00	1 0 0 5 B 0 5 7
G 0 6 T 5/00	1 0 0	H 0 3 M 7/30	A 5 C 0 5 9
H 0 3 M 7/30		H 0 4 N 1/41	B 5 C 0 7 7
H 0 4 N 1/405		7/133	Z 5 C 0 7 8
1/409		1/40	C 5 J 0 6 4

審査請求 未請求 請求項の数 5 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2001-165032 (P2001-165032)

(22) 出願日 平成13年5月31日 (2001. 5. 31)

(71) 出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 迫田 邦彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100084364

弁理士 岡本 宜喜

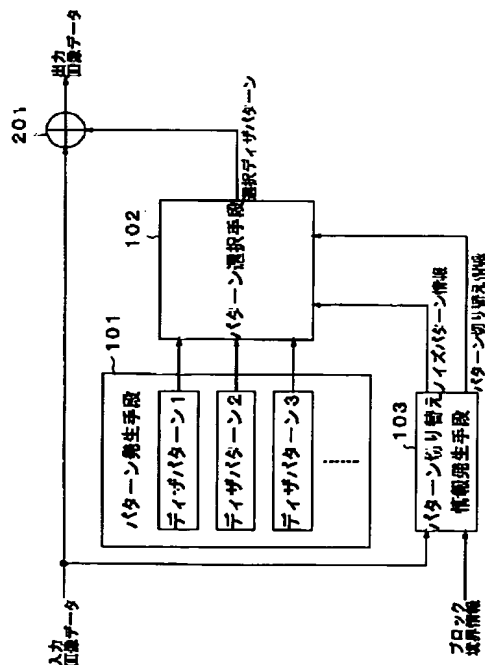
最終頁に続く

(54) 【発明の名称】 ディザ処理装置

(57) 【要約】

【課題】 離散コサイン変換により復号した画像データに生じたブロックノイズを除去する作用を備えたディザ処理装置を提供する。

【解決手段】 処理対象となる画像データに対して1つのディザパターンが付加される範囲において、ブロックノイズの有無とそのパターンを解析し、基準となるディザパターンとそのパターンの一部または全ての画素各々に対して特定のオフセットを加算または減算して作成した複数のディザパターンとを予め用意し、複数のディザパターンの中からブロックノイズを軽減する作用を有するディザパターンを選択的に切り替えることにより、ディザ処理と同時にブロックノイズを軽減できる。



【特許請求の範囲】

【請求項1】 基準となるディザパターンと前記ディザパターンを構成する一部または全ての画素各々に対して特定のオフセットを加算または減算することで作成した複数のディザパターンとを発生させるパターン発生手段と、

ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するように配置したディザマトリクスの境界において、パターン切り替え情報を出力し、かつ処理対象となる前記入力画像データを含むディザパターンにおいてブロックノイズが発生しているか否かと発生している場合にはブロックノイズのパターンをノイズパターン情報として出力するパターン切り替え情報発生手段と、前記パターン切り替え情報が示す画像表示位置において前記ノイズパターン情報に応じて前記パターン発生手段にて発生した複数の前記ディザパターンから最適なパターンを選択し選択ディザパターンとして出力するパターン選択手段と、

前記選択ディザパターンと前記入力画像データと加算し出力画像データとして出力する加算器と、を備えることを特徴とするディザ処理装置。

【請求項2】 ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、

前記入力画像データと前記ブロック境界情報から処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力するバイアス情報発生手段と、

前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするディザ処理装置。

【請求項3】 前記バイアス情報発生手段から出力されるバイアス情報に対してローパスフィルタ処理を施し、フィルタ処理済バイアス情報として出力するローパスフィルタを付加することを特徴とする請求項2記載のディザ処理装置。

【請求項4】 ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、離散コサイン変換により復号された入力画像データとブロック境界情報に基づき処理対象となる入力画像データ

を含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力し、入力画像データにおいてブロックノイズが発生している注目画素と注目画素に隣接する隣接画素との輝度差よりも注目画素の輝度値と対応するバイアス情報とを加算した値と注目画素に隣接する隣接画素との輝度差が大きい場合には、注目画素の近傍に相当するバイアス情報に対するローパスフィルタ処理をイネーブルにすることを示す隣接画素情報を出力するバイアス情報及び隣接画素情報発生手段と、

隣接画素情報がイネーブルの個所のみに対して前記バイアス情報発生手段から出力されるバイアス情報にローパスフィルタ処理を行い、イネーブルでない個所にはバイアス情報にローパスフィルタ処理を行わずにフィルタ処理済みバイアス情報として出力する条件判定付きローパスフィルタと、

前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするディザ処理装置。

【請求項5】 異なる複数のディザパターンを発生するパターン発生手段と、

処理対象となる1つのパターンを付加する画素範囲の入力画像データに対して前記異なる複数のディザパターンを夫々付加した結果の各画素のデータと、前記処理対象となる1つのパターンを付加する画素範囲の入力画像データとを内部アルゴリズムに基づき比較し、前記複数のディザパターンの中からひとつのディザパターンを選択し選択ディザパターンとして出力する最小誤差パターン選択手段と、

前記選択ディザパターンと前記入力画像データと加算し出力画像データとして出力する加算器と、を備えることを特徴とするディザ処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有したディザ処理装置に関するものである。

【0002】

【従来の技術】液晶パネル等のデジタル表示装置では表示可能な階調が限られているため、ディザ処理のような擬似中間階調表示手法が良く用いられる。より高品位な擬似中間階調表示のために、映像の特徴に応じたディザ処理等多数の方式が検討されている。

【0003】一方、映像信号をデジタルで取り扱う場合、その情報量が膨大となるため離散コサイン変換等の圧縮技術が広く用いられている。離散コサイン変換を用いた圧縮データを伸張する際、マクロブロック毎のDC

レベルの差異がブロックノイズとなり視覚的違和感を与える場合がある。従来このようなブロックノイズを除去する方法も多数検討されている。

【0004】

【発明が解決しようとする課題】従来のディザ処理の手法は、中間階調の少ない文字や図形の領域と中間階調の多い写真の領域を判別しディザ処理を行うか否かを適応的に切り替える（例えば特開昭62-299176）や画像のエッジを検出して制御の係数を適応的に切り替える（例えば特開昭63-35071）等の手法が提案されている。

【0005】しかしながらこれらの方法は、ブロックノイズを軽減させる効果はない。さらに静止画に対してディザ処理を行う場合であれば、むしろブロックノイズでDCレベルが変化している画素に対してディザパターンを加えることにより、ノイズが目立ち易くなる可能性があるという課題を有している。

【0006】一方、従来のブロックノイズを除去する方法は、ブロック境界にブロックノイズが発生していると判断するとフィルタ等によってノイズを軽減させる（特開平10-229546）等手法が提案されている。

【0007】しかしながらこれらの方法は、ノイズを軽減させるローパスフィルタをデジタル回路で構成しており、回路規模が大きくなってしまいう課題を有する。

【0008】本発明は、このような課題を解決するものであり、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有したディザ処理装置及び方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本願の請求項1の発明は、基準となるディザパターンと前記ディザパターンを構成する一部または全ての画素各々に対して特定のオフセットを加算または減算することで作成した複数のディザパターンとを発生させるパターン発生手段と、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するよう配置したディザマトリクスの境界において、パターン切り替え情報を出力し、かつ処理対象となる前記入力画像データを含むディザパターンにおいてブロックノイズが発生しているか否かと発生している場合にはブロックノイズのパターンをノイズパターン情報として出力するパターン切り替え情報発生手段と、前記パターン切り替え情報が示す画像表示位置において前記ノイズパターン情報に応じて前記パターン発生手段にて発生した複数の前記ディザパターンから最適なパターンを選択し選択ディザパターンとして出力するパターン選択手段と、前記選択ディザパターンと前記入力画像データ

と加算し出力画像データとして出力する加算器と、を備えることをものである。

【0010】本願の請求項2の発明は、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、前記入力画像データと前記ブロック境界情報から処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力するバイアス情報発生手段と、前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするものである。

【0011】本願の請求項3の発明は、請求項2のディザ処理装置において、前記バイアス情報発生手段から出力されるバイアス情報に対してローパスフィルタ処理を施し、フィルタ処理済バイアス情報として出力するローパスフィルタを付加することを特徴とするものである。

【0012】本願の請求項4の発明は、ブロック境界情報が示す離散コサイン変換のマクロブロックの境界と処理対象となる離散コサイン変換により復号された入力画像データに付加するディザパターンの境界とが一致するようにディザパターンを発生するパターン発生手段と、離散コサイン変換により復号された入力画像データとブロック境界情報に基づき処理対象となる入力画像データを含むディザマトリクスにおいてブロックノイズが発生している場合にはブロックノイズを補正するバイアスをバイアス情報として出力し、入力画像データにおいてブロックノイズが発生している注目画素と注目画素に隣接する隣接画素との輝度差よりも注目画素の輝度値と対応するバイアス情報とを加算した値と注目画素に隣接する隣接画素との輝度差が大きい場合には、注目画素の近傍に相当するバイアス情報に対するローパスフィルタ処理をイネーブルにすることを示す隣接画素情報を出力するバイアス情報及び隣接画素情報発生手段と、隣接画素情報がイネーブルの個所のみに対して前記バイアス情報発生手段から出力されるバイアス情報にローパスフィルタ処理を行い、イネーブルでない個所にはバイアス情報にローパスフィルタ処理を行わずにフィルタ処理済バイアス情報として出力する条件判定付きローパスフィルタと、前記バイアス情報と前記ディザパターンを加算しバイアス付きディザパターンとして出力する第1の加算器と、前記バイアス付きディザパターンと前記入力画像データを加算し出力画像データとして出力する第2の加算器と、を備えることを特徴とするものである。

【0013】本願の請求項5の発明は、異なる複数のデ

ィザパターンを発生するパターン発生手段と、処理対象となる1つのパターンを付加する画素範囲の入力画像データに対して前記異なる複数のディザパターンを夫々付加した結果の各画素のデータと、前記処理対象となる1つのパターンを付加する画素範囲の入力画像データとを内部アルゴリズムに基づき比較し、前記複数のディザパターンの中からひとつのディザパターンを選択し選択ディザパターンとして出力する最小誤差パターン選択手段と、前記選択ディザパターンと前記入力画像データとを加算し出力画像データとして出力する加算器と、を備えることを特徴とするものである。

【0014】これらの構成によって、離散コサイン変換によって映像を復号する際に生じるブロックノイズを軽減する作用を持つ複数のディザパターンを予め作成し、内部アルゴリズムでディザパターンを選択的に切り替えるか、もしくはディザ処理時にブロックノイズを軽減するオフセットを付加することが可能となり、ディザ処理と同時にブロックノイズを軽減できる。

【0015】

【発明の実施の形態】本発明の各実施例の形態における映像処理装置について、図面を参照しながら説明する。本発明の実施の形態は、ディザ処理を用いた擬似中間階調表現に用いることを想定している。以下に示す実施の形態は、全てディザパターンを付加する部分についての説明である。

【0016】（実施の形態1）図1は本発明の実施の形態1のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段101、パターン選択手段102、パターン切り替え情報発生手段103、加算器201を有している。

【0017】この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。パターン切り替え情報発生手段103は、入力画像データとブロック境界情報からノイズパターン情報とパターン切り替え情報を作成する。パターン選択手段102は、ノイズパターン情報とパターン切り替え情報に基づきパターン発生手段101で発生した複数のパターンから1つのパターンを選択し、選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し、出力画像データとして出力する。

【0018】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。本実施の形態では内部のパターンは5つとする。しかしながらこの数は特に限定するものではなく、パターン数はこれより多くても少なくても特に問題はない。

【0019】図2にパターン発生手段101で発生する

パターンについて示す。パターン1は基本となるパターンである。本実施の形態では 4×4 のハーフトーンを用いる。基本パターンはハーフトーンに限定する必要はなく、スクリーン、マイヤー等の一般的に良く用いられるパターンでも実現可能である。パターン2は、パターン1の第2列にオフセット1を加算し、第3列にオフセット2を加算し、第4列にオフセット3を加算したものである。パターン3は、パターン1の第2列からオフセット1を減算し、第3列からオフセット2を減算し、第4列からオフセット3を減算したものである。パターン4は、パターン1の第1列にオフセット3を加算し、第2列にオフセット2を加算し、第3列にオフセット1を加算したものである。パターン5は、パターン1の第1列からオフセット3を減算し、第2列からオフセット2を減算し、第3列からオフセット1を減算したものである。

【0020】次にパターン切り替え情報発生手段103の動作について説明する。パターン切り替え情報発生手段103は、入力画像データとブロック境界情報からノイズパターン情報とパターン切り替え情報を作成する。ブロック境界情報は、MPEG等の離散コサイン変換を用いた圧縮映像を伸張した入力画像データのマクロブロックの境界位置を示す。ブロック境界情報の取得手段については特に言及しない。本実施の形態を含む画像表示システムがデータライン等画像データ表示領域を明示する情報を有し、かつ圧縮映像を伸張した入力画像データが拡大縮小等の処理を行っていない場合であれば、表示の先頭からマクロブロックの大きさの間隔でブロック境界があると判断できる。

【0021】また、本実施の形態を含む画像表示システムが、内部に圧縮映像を伸張するデコーダ等を有していれば、このデコーダからブロック境界情報を取得することも可能である。また、入力画像データの特徴からブロック境界を推定するものであってもよい。いずれの場合であっても、表示画像におけるマクロブロック(MB)とディザマトリクス(DM)は図3に示すような位置関係となるように配置する。本実施の形態ではディザマトリクスは 4×4 のサイズであり、各マクロブロックのエリアにはそれぞれ4つのディザマトリクスが存在する。パターン切り替え情報は、マクロブロックの境界位置と、マクロブロック内のディザマトリクスの境界位置を示す。パターン選択手段102は、パターン切り替え情報に基づきマクロブロックの境界に合わせ、各マクロブロックのエリアに4つのディザマトリクスが存在するように、ディザパターンを切り替える。この際どのディザパターンを選択するかは後述する。また入力画像データに対して、1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。ここで注目画素を含むマクロブロックを $MB(s, t)$ とすると、注目画素を含むディザマトリクスは、例えば $DM(2s+1,$

2t)のように、注目画素は例えばPA(8s+2, st+5)のように表すことができる。

【0022】次にパターン切り替え情報発生手段103におけるノイズパターン情報の生成方法について説明する。このノイズパターン情報は、表示する画像データを前述のディザマトリクス適応領域で区切った場合に、各ディザマトリクス適応領域にブロック境界が存在するかどうか、またブロック境界が存在する場合にそのブロックノイズが存在しているかどうかを示すものである。このノイズパターン情報は、右端補正イネーブル情報、左端補正イネーブル情報、右端DC補正量、左端DC補正量を含む。

【0023】本実施の形態で示すノイズパターン情報の作成方法は、ディザマトリクス適応領域の中のノイズパターンを表現する1つの例である。ここに示す以外の方法でノイズパターンを表現しても差し支えない。

【0024】右端補正イネーブル情報は、注目画素を含むディザマトリクス適応領域の右端にブロックノイズが存在し補正を要する場合は真、そうでない場合は偽とする。該当するマクロブロックの輝度成分のDCレベルと右側に隣接するマクロブロックの輝度成分のDCレベルとの差を右端マクロブロック間DCレベル差とし、該当するディザマトリクス適応領域の右端列の画素の輝度成分の平均DCレベルと右側に隣接するディザマトリクス適応領域の左端列の画素の輝度成分の平均DCレベルとのレベル差を右端ディザ間DCレベル差とする。対象となるディザマトリクス適応領域の右端がブロック境界であり、対象となるディザマトリクス適応領域を含むマクロブロックにおいて入力画像データにエッジ成分がなく、右端マクロブロック間DCレベル差が微小であり、右端ディザ間DCレベル差が右端マクロブロック間DCレベル差よりも大きい場合に、右端補正イネーブル情報を真とする。

【0025】同様に左端補正イネーブル情報は、注目画素を含むディザマトリクス適応領域の左端にブロックノイズが存在し補正を要する場合は正、そうでない場合は偽となる。該当するマクロブロックの輝度成分のDCレベルと左側に隣接するマクロブロックの輝度成分のDCレベルとの差を左端マクロブロック間DCレベル差とし、該当するディザマトリクス適応領域の左端列の画素の輝度成分の平均DCレベルと左側に隣接するディザマトリクス適応領域の右端列の画素の輝度成分の平均DCレベルとのレベル差を左端ディザ間DCレベル差とする。対象となるディザマトリクス適応領域の左端がブロック境界であり、対象となるディザマトリクス適応領域を含むマクロブロックにおいて入力画像データにエッジ成分がなく、左端マクロブロック間DCレベル差が微小であり、左端ディザ間DCレベル差が左端マクロブロック間DCレベル差よりも大きい場合に、左端補正イネーブル情報を真とする。右端DC補正量は対象となるディ

ザマトリクス適応領域における右端ディザ間DCレベル差の1/2の値とする。同様に左端DC補正量は対象となるディザマトリクス適応領域における左端ディザ間DCレベル差の1/2の値とする。

【0026】次に、パターン選択手段102の動作について説明する。パターン選択手段102は、パターン切り替え情報よりディザマトリクスの境界情報を得て、ディザマトリクス適応領域ごとにディザパターンを選択し、選択ディザパターンとして出力する。ディザパターンの選択は図4に示すディザパターン選択マトリクスに基づいて行う。選択するディザパターンは、前述の図2に示すものである。

【0027】右端補正イネーブル情報と左端補正イネーブル情報が共に偽であれば、対象となるディザマトリクス適応領域にはブロックノイズはないものと判断し、ディザパターン1を出力する。

【0028】右端補正イネーブル情報が真、左端補正イネーブル情報が偽の場合、対象となるディザマトリクス適応領域の右端にブロックノイズが発生していると判断し、このブロックノイズを補正しうるディザパターンを選択する。右端DC補正量が3以上の時はディザパターン3を選択し、右端DC補正量が-3以下の時はディザパターン2を選択する。

【0029】右端補正イネーブル情報が偽、左端補正イネーブル情報が真の場合、対象となるディザマトリクス適応領域の左端にブロックノイズが発生していると判断し、このブロックノイズを補正しうるディザパターンを選択する。左端DC補正量が3以上の時はディザパターン5を選択し、左端DC補正量が-3以下の時はディザパターン4を選択する。

【0030】本実施の形態ではパターンの選択にはパターン選択テーブルを用いたが、その他の方法によって実現しても問題はない。加算器201は、入力画像データに選択ディザパターンを加算し出力画像データとして出力する。

【0031】このように本実施の形態によれば、パターン切り替え情報発生手段103においてブロック境界におけるブロックノイズの有無を判定しその情報をノイズパターン情報とパターン切り替え情報として出力し、これら2つの情報に基づきパターン選択情報102では、ブロックノイズを打ち消す効果のあるディザパターンを選択し出力する。これにより入力画像データにローパスフィルタ処理を行うことなしに、ディザ処理と同時にブロックノイズを低減することができるとなる。

【0032】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0033】(実施の形態2)図5は本発明の実施の形態2のディザ処理装置の構成を示すブロック図である。

この映像処理装置は、パターン発生手段105、バイアス情報発生手段104、加算器201、202を有している。この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段105は、入力画像データに付加するディザパターンを発生するものである。バイアス情報発生手段104は、入力画像データとブロック境界情報からバイアス情報を作成するものである。加算器202は、ディザパターンとバイアス情報を加算しバイアス補正済みディザパターンとして出力する第1の加算器である。加算器201は入力画像データとバイアス補正済みディザパターンを加算し出力画像データとして出力する第2の加算器である。

【0034】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段105は、ディザパターンを発生する。本実施の形態ではパターン発生手段105で発生するディザパターンは、4×4サイズのハフトーンであり、前述の図2のディザパターン1と同じである。このディザパターンについては特に限定する必要はない。

【0035】入力画像データに対するディザパターンの境界は、ブロック境界情報を元に決定する。ブロック境界情報は、MPEG等の離散コサイン変換を用いた圧縮映像を伸張した入力画像データのマクロブロックの境界位置を示す。

【0036】ブロック境界情報の取得手段については特に言及しない。本実施の形態を含む画像表示システムがデータインーブル等の画像データ表示領域を明示する情報を有し、かつ圧縮映像を伸張した入力画像データが拡大縮小等の処理を行っていない場合であれば、表示の先頭からマクロブロックの大きさの間隔でブロック境界があると判断できる。

【0037】また、本実施の形態を含む画像表示システムが、内部に圧縮映像を伸張するデコーダ等を有していれば、このデコーダからブロック境界情報を取得することも可能である。また、入力画像データの特徴からブロック境界を推定するものであってもよい。いずれの場合であっても、表示画像におけるマクロブロックとディザマトリクスは、前述の図3に示すような位置関係となるように配置する。本実施の形態ではディザマトリクスは4×4のサイズであり、各マクロブロックのエリアにはそれぞれ4つのディザマトリクスが存在する。入力画像データに対して1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。

【0038】次にバイアス情報発生手段104の動作について説明する。バイアス情報発生手段104は、入力画像データとブロック境界情報からバイアス情報を作成する。処理対象となる注目画素がブロック境界であるか否かをブロック境界情報を元に調べる。注目画素がブ

ック境界である場合には、さらにそこにブロックノイズが存在しているか否かを調べる。

【0039】注目画素がマクロブロックの右端のブロック境界である場合、注目画素が属するマクロブロックの輝度成分のDCレベルと右側に隣接する輝度成分のDCレベルとの差を右端マクロブロック間DCレベル差とし、注目画素の輝度成分のDCレベルと右側に隣接する画素の輝度成分のDCレベルとのレベル差を右端画素間DCレベル差とする。

【0040】対象となる注目画素がブロック境界であり、対象となる注目画素を含むマクロブロックにおいて入力画像データにエッジ成分がなく、右端マクロブロック間DCレベル差が微小であり、右端画素間DCレベル差が右端マクロブロック間DCレベル差よりも大きい場合には、対象となる注目画素はDCレベルの補正が必要であると判断し、その補正量をバイアス情報として出力する。バイアス情報は、右端画素間DCレベル差の1/2の値とする。

【0041】注目画素がマクロブロックの左端のブロック境界である場合、同様に注目画素が属するマクロブロックの輝度成分のDCレベルと左側に隣接する輝度成分のDCレベルとの差を左端マクロブロック間DCレベル差とし、注目画素の輝度成分のDCレベルと左側に隣接する画素の輝度成分のDCレベルとのレベル差を左端画素間DCレベル差とする。

【0042】対象となる注目画素がブロック境界であり、対象となる注目画素を含むマクロブロックにおいて入力画像データにエッジ成分がなく、左端マクロブロック間DCレベル差が微小であり、左端画素間DCレベル差が左端マクロブロック間DCレベル差よりも大きい場合には、対象となる注目画素はDCレベルの補正が必要であると判断し、その補正量をバイアス情報として出力する。バイアス情報は、左端画素間DCレベル差の1/2の値とする。

【0043】加算器202は、前述のパターン発生手段105より発生されたディザパターンに、バイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。但し、入力画像データがRGBデータである場合には、加算器202において、バイアス情報に対してY-RGB変換を行い、RGB毎のバイアス情報を求める。RGB毎のバイアス情報とディザパターンとを加算しRGB毎のバイアス付きディザパターンを出力する。加算器201では入力画像データに対して、RGB毎のバイアス付きディザパターンを加算する。

【0044】このように本実施の形態によれば、バイアス情報発生手段104においてブロック境界におけるブロックノイズの有無を判定しそれを補正する情報をバイアス情報として出力し、加算器202においてディザパ

ターンとバイアス情報を加算しバイアス付きディザパターンとして出力する。このバイアス付きディザパターンは、入力画像データのブロックノイズを補正するバイアスが加算されている。これにより入力画像データにローパスフィルタ処理を行うことなしに、ディザ処理と同時にブロックノイズを低減することができる。

【0045】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0046】（実施の形態3）図6は本発明の実施の形態3のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段105、バイアス情報発生手段104、ローパスフィルタ106、加算器201、202を有している。この装置は、実施の形態2のディザ処理装置にローパスフィルタ106を付加したものである。なおその他構成は実施の形態2と同様であるので説明を省略する。

【0047】ローパスフィルタ106は、バイアス情報発生手段104から出力されるバイアス情報に対してローパスフィルタ処理を行いその結果をフィルタ処理済みバイアス情報として出力する。加算器202は、パターン発生手段105より発生されたディザパターンに、フィルタ処理済みバイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。

【0048】このように本実施の形態によれば、ローパスフィルタ106はバイアス情報の急激な変化を緩和し、加算器202、加算器201を経て出力される出力画像データの急激な映像変化を緩和することができる。

【0049】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0050】（実施の形態4）図7は本発明の実施の形態4のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段105、バイアス情報及び隣接画素情報発生手段107、条件判定付きローパスフィルタ108、加算器201、202を有している。この装置は、実施の形態3のディザ処理装置のバイアス情報発生手段104をバイアス情報及び隣接画素情報発生手段107に置き換え、ローパスフィルタ106を条件判定付きローパスフィルタ108に置き換えたものである。その他構成は実施の形態2と同様であるので、説明を省略する。

【0051】バイアス情報及び隣接画素情報発生手段107は、入力画像データとブロック境界情報からバイアス情報と隣接画素情報を作成する。バイアス情報の作成方法は実施の形態2及び実施の形態3と同様なので、説

明を省略し、隣接画素情報の作成方法について以下に説明する。隣接画素情報には、右側緩和イネーブル情報と左側緩和イネーブル情報の2つがある。注目画素がマクロブロックの右端のブロック境界である場合、実施の形態2で示した方法に基づき、バイアス情報を作成する。即ち注目画素がブロックノイズの発生個所であるとき、バイアス情報は右端画素間DCレベル差の $1/2$ の値とする。

【0052】さらに注目画素とその左側に隣接する画素の輝度DCレベルの差を左隣接輝度レベル差とし、注目画素の輝度DCレベルにバイアス情報を加算したものと注目画素の左側に隣接する画素の輝度DCレベルの差を左補正後隣接輝度レベル差とする。左補正後隣接輝度レベル差が左隣接輝度レベル差よりも大きい場合、左側緩和イネーブル情報を正とする。

【0053】また注目画素がマクロブロックの左端のブロック境界である場合、実施の形態2で示した方法に基づき、バイアス情報を作成する。即ち注目画素がブロックノイズの発生個所であるとき、バイアス情報は左端画素間DCレベル差の $1/2$ の値とする。

【0054】さらに注目画素とその右側に隣接する画素の輝度DCレベルの差を右隣接輝度レベル差とし、注目画素の輝度DCレベルにバイアス情報を加算したものと注目画素の右側に隣接する画素の輝度DCレベルの差を右補正後隣接輝度レベル差とする。右補正後隣接輝度レベル差が右隣接輝度レベル差よりも大きい場合、右側緩和イネーブル情報を正とする。

【0055】条件判定付きローパスフィルタ108は、隣接画素情報に応じてバイアス情報及び隣接画素情報発生手段107から出力されるバイアス情報に対してローパスフィルタ処理を行い、その結果をフィルタ処理済みバイアス情報として出力する。前述のとおり、隣接画素情報には、右側緩和イネーブル情報と左側緩和イネーブル情報の2つがある。右側緩和イネーブル情報が正であれば、注目画素と右側の近傍近傍の画素に対応するバイアス情報に対してローパスフィルタ処理を行い、フィルタ処理済みバイアス情報として出力する。左側緩和イネーブル情報が正であれば、注目画素と左側の近傍近傍の画素に対応するバイアス情報に対してローパスフィルタ処理を行い、フィルタ処理済みバイアス情報として出力する。

【0056】加算器202は、パターン発生手段105より発生されたディザパターンに、フィルタ処理済みバイアス情報を加算しバイアス付きディザパターンとして出力する。加算器201は入力画像データにバイアス付きディザパターンを加算し出力画像データとして出力する。

【0057】このように本実施の形態によれば、条件判定付きローパスフィルタ108は、バイアス情報が急激に変化する場合にのみ選択的にこれを緩和し、加算器2

02、加算器201を経て出力される出力画像データの急激な映像変化を緩和することができる。

【0058】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0059】(実施の形態5) 図8は本発明の実施の形態5のディザ処理装置の構成を示すブロック図である。この映像処理装置は、パターン発生手段101、最小誤差パターン選択手段109、加算器201を有している。この装置の入力画像データはMPEG等の離散コサイン変換を用いた圧縮映像を伸張した信号であり、出力画像データは外部の表示デバイス等へ送出される。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。最小誤差パターン選択手段109は、入力画像データに基づきパターン発生手段101で発生した複数のパターンから1つのパターンを選択し、選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し、出力画像データとして出力する。

【0060】以上のように構成されたディザ処理装置の動作を以下に説明する。パターン発生手段101は、2つ以上の複数のディザパターンを発生する。本実施の形態では内部のパターンは3つとする。しかしながらこの数は特に限定するものではなく、パターン数はこれより多くても少なくとも特に問題はない。パターンについては、ハーフトーン、スクリーン、マイヤー等の一般的に良く用いられるパターンでも、前述の実施の形態1で用いたパターンでも実現可能である。用いるパターンについても特に限定するものではない。

【0061】次に最小誤差パターン選択手段109について説明する。図9に本発明の実施の形態5における最小誤差パターン選択手段におけるパターン選択方法を示す。処理対象となる入力画像データに対して、1つのディザパターンを適応する画素エリアをディザマトリクス適応領域とする。最小誤差パターン選択手段109は、ディザマトリクス適応領域に含まれる各々の画素の輝度値を求める。

【0062】さらにパターン発生手段101で発生した複数パターンの夫々とのディザマトリクス適応領域の画像データとを加算する。本実施の形態では4×4画素のディザマトリクスを3つ用意しているので、3組の加算結果を作成する。この加算結果をディザマトリクス適応領域加算結果とする。また各々のディザマトリクス適応領域加算結果は16画素のデータが含まれる。ディザマトリクス適応領域における入力画像データのすべての画素夫々とディザマトリクス適応領域加算結果に含まれるすべての画素夫々について、マトリクスの同じ位置の画素同士を夫々減算し2乗和をとる。

即ち、入力データをD(0, 0)～D(3, 3)

ディザパターン1をP1(0, 0)～P1(3, 3)
ディザパターン2をP2(0, 0)～P1(3, 3)
ディザパターン3をP3(0, 0)～P1(3, 3)
とすると、 $\sum \{D((i, j) - P1(i, j))^2\}$
 $\sum \{D((i, j) - P2(i, j))^2\}$
 $\sum \{D((i, j) - P3(i, j))^2\}$
を求める。

【0063】すべてのディザパターンについてこの処理を行い、2乗和がもっとも小さくなるディザパターンを求める。2乗和がもっとも小さくなるディザパターンを、処理対象となるディザマトリクス適応領域における入力画像データに対して付加するディザパターン、即ち選択ディザパターンとして出力する。加算器201は入力画像データに選択ディザパターンを加算し出力画像データとして出力する。

【0064】このように本実施の形態によれば、ノイズ成分が多い入力画像データに対してノイズを強調しないディザパターンを選択的に加算することができる。

【0065】なお、上記実施の形態では、ブロック境界におけるブロックノイズの判定及び除去を水平方向に対してのみ行っている。しかしながら同様の処理を垂直方向に対して行うことも可能である。

【0066】

【発明の効果】以上のように本発明のディザ処理装置によれば、離散コサイン変換によって圧縮された映像信号を伸張する際に生じるブロックノイズを軽減する機能を有するディザ処理装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1によるディザ処理装置の構成図である。

【図2】本発明の実施の形態1におけるパターン発生手段で発生するパターンである。

【図3】本発明の実施の形態1におけるマクロブロックとディザマトリクスの位置関係である。

【図4】本発明の実施の形態1におけるディザパターン選択マトリクスである。

【図5】本発明の実施の形態2によるディザ処理装置の構成図である。

【図6】本発明の実施の形態3によるディザ処理装置の構成図である。

【図7】本発明の実施の形態4によるディザ処理装置の構成図である。

【図8】本発明の実施の形態5によるディザ処理装置の構成図である。

【図9】本発明の実施の形態5における最小誤差パターン選択手段におけるパターン選択方法である。

【符号の説明】

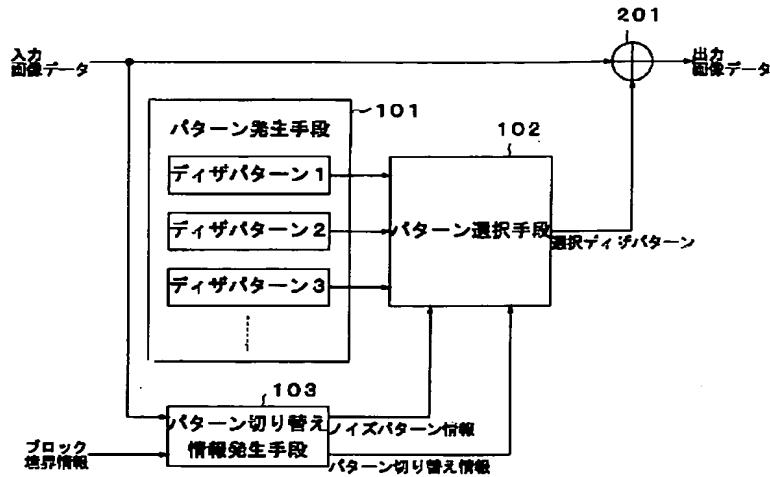
101 パターン発生手段

102 パターン選択手段

103 パターン切り替え情報発生手段

- | | |
|------------------------|--------------------|
| 104 バイアス情報発生手段 | 108 条件判定付きローパスフィルタ |
| 105 パターン発生手段 | 109 最小誤差パターン選択手段 |
| 106 ローパスフィルタ | 201 加算器 |
| 107 バイアス情報及び隣接画素情報発生手段 | 202 加算器 |

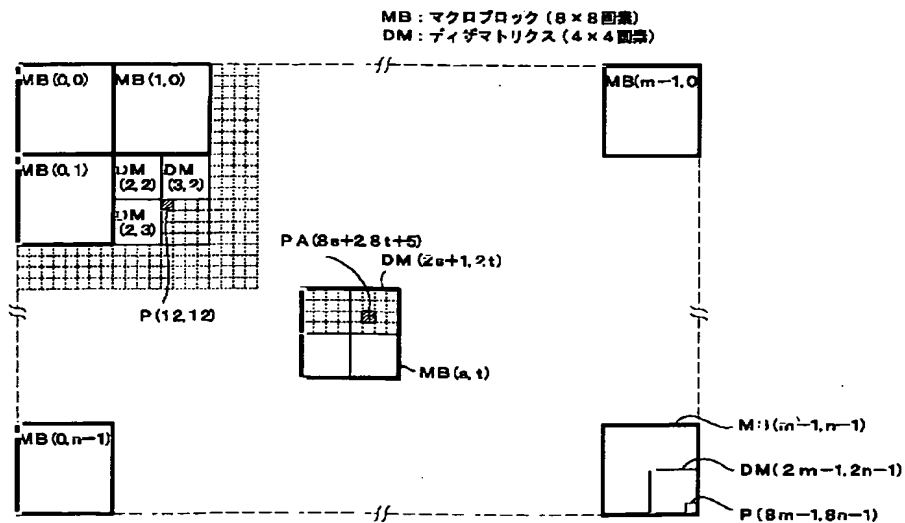
【図1】



【図2】

パターン1	パターン2	パターン3	パターン4	パターン5
0 8 2 10	0 9 4 13	0 7 0 7	3 10 3 10	-3 3 1 10
12 4 14 6	12 5 16 9	12 3 12 3	15 8 15 8	9 2 13 3
3 11 1 9	3 12 3 12	3 10 -1 6	6 13 2 9	0 9 0 9
15 7 13 5	15 8 15 8	15 6 11 2	18 9 14 6	12 6 12 6

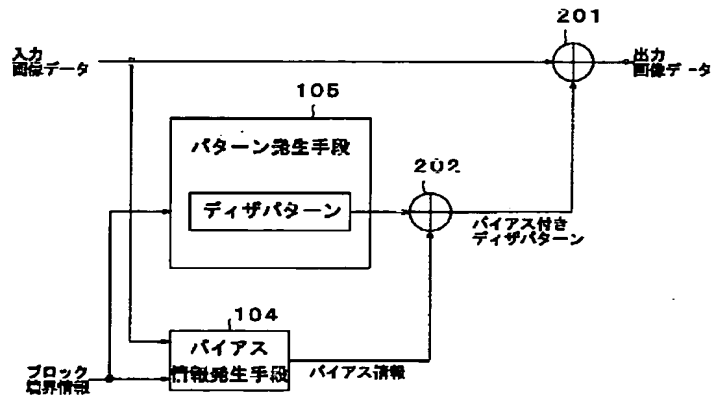
【図3】



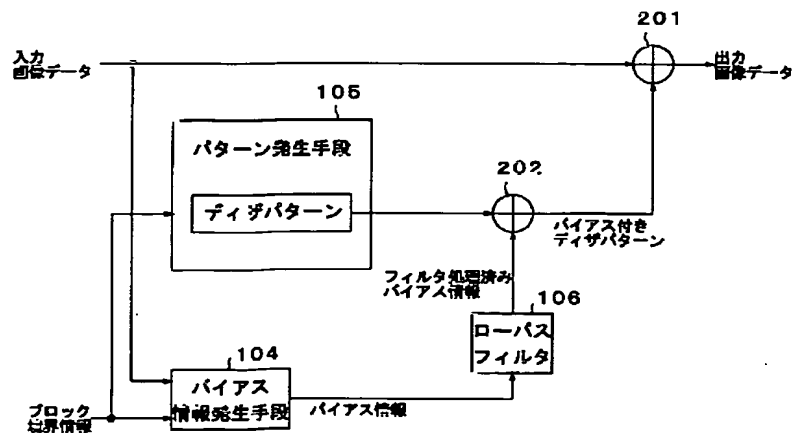
【図4】

ノイズパターン情報			選択ディザパターン
右端補正イネーブル：偽 左端補正イネーブル：偽			ディザパターン1
右端補正イネーブル：真 左端補正イネーブル：偽	右端DC補正量	3以上	ディザパターン3
		-2以上 2以下	ディザパターン1
		-3以下	ディザパターン2
右端補正イネーブル：偽 左端補正イネーブル：真	左端DC補正量	3以上	ディザパターン5
		-2以上 2以下	ディザパターン1
		-3以下	ディザパターン4

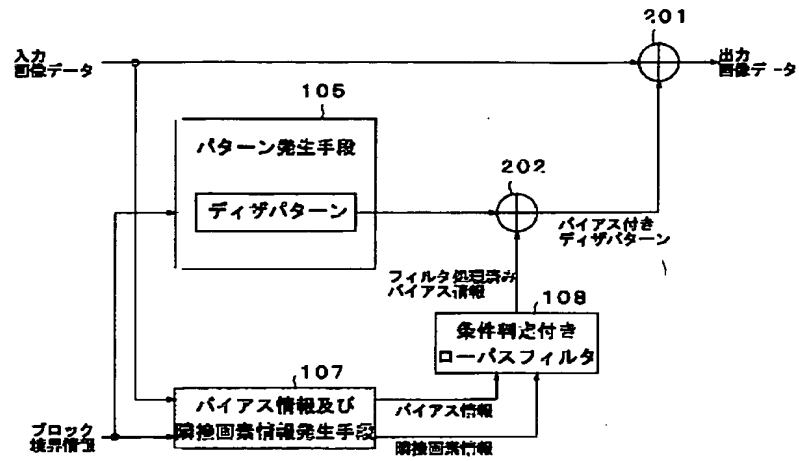
【図5】



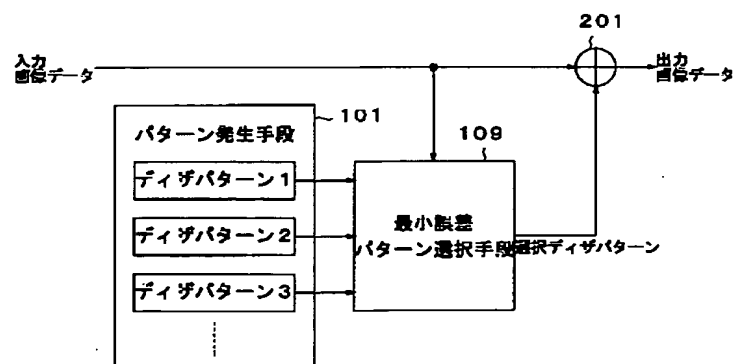
【図6】



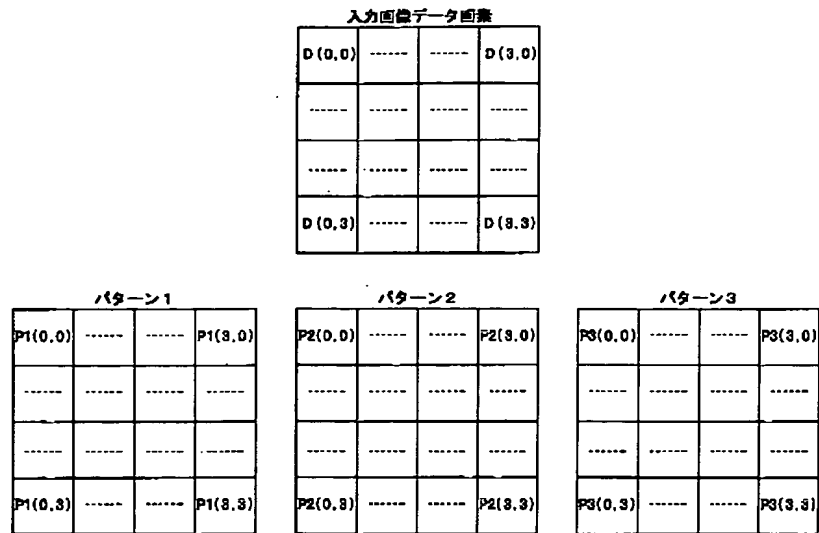
【図7】



【図8】



【図9】



フロントページの続き

(51)Int.Cl.⁷
H04N 1/41

識別記号

F I
H04N 1/40

101C

(参考)

Fターム(参考) 5B057 CA08 CB07 CB16 CE05 CE06
CG02 CH09 CH18 DA17 DB09
DC30 DC36
5C059 KK03 LA00 MA00 MA23 TA01
TA68 TB07 TC33 TC42 TD03
TD05 TD11 UA05
5C077 LL04 LL19 MP01 NN08 PP02
RR09
5C078 AA06 BA57 CA21 DA02
5J064 AA01 BA16 BB07 BC08 BC11
BD01